

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-293214

(43) 公開日 平成4年(1992)10月16日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G	1/14			
H 0 1 B	1/16			
H 0 1 G	1/147			
H 0 1 G	4/12			

審査請求 *

(全5頁)

(21) 出願番号 特願平3-81994

(22) 出願日 平成3年(1991)3月20日

(71) 出願人 999999999

三菱マテリアル株式会社

*

(72) 発明者 *

*

(54) 【発明の名称】 チップ型電子部品用導電性ペースト

(57) 【要約】 本公報は電子出願前の出願データであるため要約のデータは記録されません。

(2)

特開平4-293214

1

2

【特許請求の範囲】

【請求項1】 金属粉末とガラスフリットと不活性有機ビヒクルと添加剤を含み、セラミック誘電体からなるベアチップの表面に塗布した後焼付けて端子電極を形成するチップ型電子部品用導電性ペーストであって、前記添加剤は Al_2O_3 、 MgO 、 CaO 、 BaO 、 ZnO のいずれか1種又は2種以上の焼結制御用フィラーを含み、前記フィラーを前記金属粉末に対して0.3～5重量%添加したことを特徴とするチップ型電子部品用導電性ペースト。

10

【請求項2】 チップ型電子部品がセラミックコンデンサである請求項1記載のチップ型電子部品用導電性ペースト。

【請求項3】 セラミック誘電体が鉛系ペロブスカイト又はチタン酸バリウムを主成分とする請求項2記載のチップ型電子部品用導電性ペースト。

(3)

特開平4-293214

3

4

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平4-293214

(43)公開日 平成4年(1992)10月16日

(51)Int.Cl. ⁹	識別記号	庁内整理番号	FI	技術表示箇所
H01G 1/14	C	9174-5E		
H01B 1/18	A	7244-5G		
H01G 1/17	B	9174-5E		
4/12		7135-5E		

審査請求 未請求 請求項の数3(全5頁)

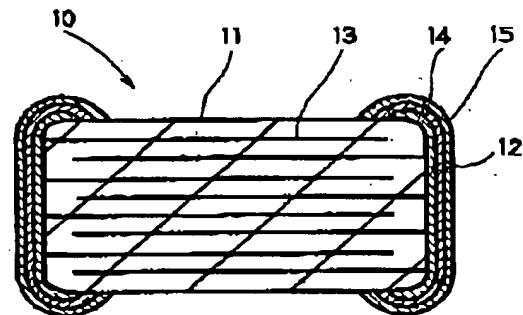
(21)出願番号	特願平3-81994	(71)出願人	000006264 三菱マテリアル株式会社 東京都千代田区大手町1丁目5番1号
(22)出願日	平成3年(1991)3月20日	(72)発明者	西澤 薫 埼玉県秩父郡横瀬町大字横瀬2270番地 三 菱マテリアル株式会社セラミックス研究所 内
		(72)発明者	斉藤 征士 埼玉県秩父郡横瀬町大字横瀬2270番地 三 菱マテリアル株式会社セラミックス研究所 内
		(74)代理人	弁理士 須田 正義

(54)【発明の名称】 チップ型電子部品用導電性ペースト

(57)【要約】

【目的】 チップコンデンサ、チップ抵抗、チップサーミスタ等のチップ型電子部品10の下地電極12である焼付け電極層の収縮しようとするストレスや硬度を和らげることによりこの電極層表面に電解めっき14、15処理を行ったときのペアチップ11に対するサーマルショックを緩和して、ペアチップのクラックの発生率を減少させ、電気特性及び基板への接着特性を劣化させない。

【構成】 セラミック誘電体からなるペアチップ11の表面に塗布した後焼付けて導電電極12を形成する導電性ペーストの添加剤に関する。金属粉末とガラスフリットと不活性有機ビヒクルの他に添加剤としてAl₂O₃、MgO、CaO、BaO、ZnOのいずれか1種又は2種以上の焼結剤専用フィラーを含み、このフィラーを金属粉末に対して0.3～5重量%添加する。



- 10 積層セラミックコンデンサ
- 11 ペアチップ
- 12 下地電極
- 13 内部電極
- 14,15 めっき層

(4)

特開平4-293214

5

6

(2)

特開平4-293214

2

【特許請求の範囲】

【請求項1】 金属粉末とガラスフリットと不活性有機ビヒクルと添加剤を含み、セラミック誘電体からなるベアチップの表面に塗布した後焼付けて端子電極を形成するチップ型電子部品用導電性ペーストであって、前記添加剤は Al_2O_3 、 MgO 、 CaO 、 BaO 、 ZnO のいずれか1種又は2種以上の焼結制御用フィラーを含み、前記フィラーを前記金属粉末に対して0.3～5重量%添加したことを特徴とするチップ型電子部品用導電性ペースト。

【請求項2】 チップ型電子部品がセラミックコンデンサである請求項1記載のチップ型電子部品用導電性ペースト。

【請求項3】 セラミック誘電体が鉛系ペロブスカイト又はチタン酸バリウムを主成分とする請求項2記載のチップ型電子部品用導電性ペースト。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はチップコンデンサ、チップ抵抗、チップサーミスタ等のチップ型電子部品の端子電極を形成するための導電性ペーストに関する。更に詳しくは導電性ペーストの添加剤に関するものである。

【0002】

【従来の技術】 この種のチップ型電子部品を構成するセラミック誘電体からなるベアチップの表面には端子電極が形成される。この端子電極は金属粉末とガラスフリットと不活性有機ビヒクルとを混練してつくられた導電性ペーストをベアチップの表面に塗布し乾燥した後、600～800℃程度の温度で焼成して形成される。このチップ型電子部品は端子電極を基板にはんだ付けして使用される。

【0003】 従来、導電性ペーストの金属粉末には、 Ag 、 Au 、 Pd 、 Pt 等の貴金属、 Cu 、 Ni 等の卑金属、又はこれらを混合した粉末が使用される。 Ag 粉を含む導電性ペーストで形成された端子電極ははんだ付け時に Ag がはんだに溶解するいわゆるはんだ食われが起こるため、 Ag 粉に Pd 粉を加えた Ag/Pd 混合粉が多用されている。しかし Pd を多く含むとはんだ付け性が劣り、焼付け時にベアチップにクラックが生じ易いため、 $Ag-Pd$ 端子電極の Pd の含有率は1～15%と比較的低く押えられている。このため従来の $Ag-Pd$ 端子電極のはんだ耐熱性はそれほど高くなく、チップ型電子部品をはんだ付けできる温度範囲は狭い。また端子電極の膜厚は厚いため、はんだ食われを生じると信頼性に劣るようになる。この点を解決するため、従来より焼付け電極層の表面に Ni めっき、 Sn 又は Sn/Pb めっきの2層のめっき電極層が形成されている。 Ni めっきは、はんだ耐熱性の向上と、はんだによる電極食われの防止とを主たる目的とし、 Sn 又は Sn/Pb めっきは、酸化防止とはんだ濡れ性の向上を目的としている。

【0004】

【発明が解決しようとする課題】 しかし、焼付け電極層の表面に Ni めっき層と Sn 又は Sn/Pb めっき層を形成した従来のチップ型電子部品、例えばチップコンデンサは、ベアチップを予熱せずに300℃以上のはんだ層に浸漬して引上げると、 Ni めっき層の降温時の引張り応力が高くしかも焼付け電極層が高硬度になっていてこの応力を吸収できないため、端子電極の内側のベアチップにクラックが発生し易い。クラックが発生すると耐湿性が低下してクラックから水分が浸入しコンデンサとしての絶縁抵抗が劣化する。またこのチップコンデンサを基板の表面にはんだ付けにより実装し、例えば-25℃から室温を経由して+85℃まで昇温し、反対に降温させる温度サイクル試験を行った場合には、高い熱応力から上記クラックが成長して端子電極の部分が折損するか、或いはコンデンサの絶縁抵抗が劣化するようになる。

【0005】 本発明の目的は、下地電極である焼付け電極層の収縮しようとするストレスや硬度を和らげることによりこの電極層表面に電解めっき処理を行ったときのベアチップに対するサーマルショックを緩和して、ベアチップのクラックの発生率を減少させ、電気特性及び基板への接着特性を劣化させないチップ型電子部品用導電性ペーストを提供することにある。

【0006】

【課題を解決するための手段】 本発明者らは、従来の導電性ペーストが金属粉末の焼結を円滑に促進することに重点がおかれた結果、緻密で硬度の高い焼付け電極層が形成され、サーマルショックを受けたときに熱応力が十分に緩和されないことを見出し、本発明に到達した。本発明は金属粉末とガラスフリットと不活性有機ビヒクルと添加剤を含み、セラミック誘電体からなるベアチップの表面に塗布した後焼付けて端子電極を形成するチップ型電子部品用導電性ペーストである。その特徴ある構成は添加剤が Al_2O_3 、 MgO 、 CaO 、 BaO 、 ZnO のいずれか1種又は2種以上の焼結制御用フィラーを含み、このフィラーを金属粉末に対して0.3～5重量%添加したことにある。

【0007】 以下、本発明を詳述する。本発明の金属粉末には、 Ag 、 Au 、 Pd 、 Pt 等の貴金属、 Cu 、 Ni 等の卑金属、又はこれらを混合した粉末が使用される。金属粉末は焼結して端子電極に導電性を与える、ガラスフリットには、ホウケイ酸亜鉛、アルカリ金属及びアルカリ土類金属を含有するホウケイ酸亜鉛、ホウケイ酸鉛、ホウケイ酸ビスマス等のホウケイ酸系ガラス、ホウ酸亜鉛系ガラス、ホウ酸カドミウム系ガラス等が用いられる。ガラスフリットは金属粉末の焼結を促進し、ベアチップとの界面を接合させるために用いられる。また不活性有機ビヒクルには、メチルセルロース、エチルセルロース等をブチルカルビトール、チルビネオール等の

(5)

特開平4-293214

7

8

(3)

特開平4-293214

3

4

有機溶剤に溶解したものが用いられる。上記セルローズ類は上記有機溶剤に5〜30重量%の割合で混合される。有機ビヒクルはペーストの粘度を調整し、ベアチップ表面への塗布を容易にするために用いられる。

【0008】導電性ペーストの添加剤は、 Al_2O_3 、 MgO 、 CaO 、 BaO 、 ZnO のいずれか1種又は2種以上の焼結制御用フィラーを含む。この添加剤は金属粉末の焼結を遅延させるために用いられる。導電性ペーストは、ペースト100重量%とすると、65〜80重量%の金属粉末と、この金属粉末に対して1〜30重量%のガラスフリットと、この金属粉末に対して0.3〜5重量%の焼結制御用フィラーと、残部が有機ビヒクルとにより構成される。金属粉末が65重量%未満になると電極の導電性に劣り、80重量%を超えるとベアチップとの接着性が劣化する。ガラスフリットが1重量%未満になると焼結金属が多孔質になり電解めっき時の電解液が空孔に侵入し易くなる。この結果、長期の信頼性に対して問題があり、端子電極とベアチップとの接着強度が低下し、端子電極の耐湿性が劣化する。コンデンサの場合には銅電正接（ランド）が劣化する。またガラスフリットが30重量%を超えると焼付け時に電極層の表面にガラスフリットが浮き出て、めっき膜の形成が阻害され、はんだ耐熱性が不十分となる。焼結制御用フィラーが0.3重量%未満になると、金属粉末の焼結を遅延させる効果がなく、無添加の場合と変わらない。これに対して5重量%を超えると焼結が抑制され過ぎ、焼結金属が多孔質になり、ガラスフリットが少ない場合と同様の問題がある。

【0009】本発明の導電性ペーストはチップコンデンサ、チップ抵抗、チップサーミスタ等のチップ型電子部品の端子電極に用いられる。特に、チップ型積層セラミックコンデンサに好適に用いられる。この場合、コンデンサを構成するセラミック誘電体には鉛系ペロブスカイト又はチタン酸バリウムを主成分とする誘電体材料が好ましい。鉛系ペロブスカイトを主成分とする誘電体材料としては、 $Pb(Mg_{1/3}Nb_{2/3})O_3$ 、 $Pb(Fe_{1/3}Nb_{2/3})O_3$ 、 $PbTiO_3$ 等が挙げられる。

【0010】

【作用】導電性ペースト中に上記割合で Al_2O_3 、 MgO 、 CaO 、 BaO 、 ZnO のいずれか1種又は2種以上の焼結制御用フィラーを添加すると、これらの金属酸化物はいずれも焼付け時には金属粉末と殆ど反応せずむしろ金属粉末の焼結を遅延させる。その結果、焼付け電極層の収縮しようとするストレスや硬度が和らげられ、この電極層表面に電解めっき処理を行ったときのベアチップに対するサーマルショックが緩和される。またこの焼結制御用フィラーは耐めっき性があり、めっき時に電極中にめっき液が浸入することがない。

【0011】

【発明の効果】以上述べたように、本発明によれば、導

電性ペーストに Al_2O_3 等の金属酸化物からなる焼結制御用フィラーを少量添加することにより、下地電極である焼付け電極層の収縮しようとするストレスや硬度が低下し、サーマルショックが緩和され、ベアチップのクラックの発生率を減少させ、電気特性が低下せず、基板への接着特性が劣化しない。この結果、信頼性の高いチップ型電子部品が得られる。

【0012】

【実施例】次に本発明の実施例を図面に基づいて比較例とともに説明する。

＜実施例＞図1に示すように、この例ではチップ型電子部品はチップ型積層セラミックコンデンサ10である。このコンデンサ10はベアチップ11とこのチップ11の両端部に形成された下地電極12とを備える。チップ11は鉛ペロブスカイト系であって、貴金属の $Ag70/Pd30$ からなる内部電極13を有し、長さ3.2mm、幅1.6mm、厚み0.85mmのサイズを有する。下地電極12の表面にはNiめっき層14及びSn/Pbめっき層15がこの順に形成される。

【0013】下地電極を次の条件により形成した。導電性ペースト100重量%とすると75重量%の金属粉末と、この金属成分に対して10重量%のガラスフリットと、表1に示すように金属粉末に対して0.3〜5重量%の範囲内になるように配合した9種類の焼結制御用フィラーと、残部が不活性有機ビヒクルとを混練して導電性ペーストを調製した。ここで金属粉末は $Ag100$ 重量%からなり、ガラスフリットは CaO (15重量%) - PbO (25重量%) - B_2O_3 (20重量%) - SiO_2 (40重量%) からなる。また有機ビヒクルはエチルセルローズをブチルカルビトールとテルピネオールに混合したものを用いた。焼結制御用フィラーは Al_2O_3 、 MgO 、 CaO 、 BaO 、 ZnO のいずれか1種と、 Al_2O_3 と MgO を配合したものをを用いた。このペーストを焼付け後の厚さが90 μm になるようにベアチップの両端部にディップ方式で塗布し、大気圧下、150℃で10分間乾燥した。このチップを25℃/分の速度で、大気圧下、680℃まで昇温しそこで5分間保持した後、20分/分の速度で室温まで降温して Ag からなる下地電極を得た。

【0014】Niめっき層及びSn/Pbめっき層を次の条件により形成した。pH4.0、温度50℃のスルファミン酸ニッケル ($Ni(NH_2SO_3)_2 \cdot 4H_2O$) 120g/Lの組成の溶を用い、電解バレルめっき法で下地電極の表面に2 μm 厚のNiめっき層を形成した。pH4.5、温度25℃の錫 (Sn) と鉛 (Pb) が9:1の組成の溶を用い、電解バレルめっき法でNiめっき層の表面に6 μm 厚のSn/Pbめっき層を形成した。これにより、下地電極の上に更に2層のめっき層を形成した積層セラミックコンデンサを得た。

【0015】＜比較例＞表1に示すように焼結制御用フ

(6)

特開平4-293214

9

10

(4)

特開平4-293214

5

ィラーを全く添加しない導電性ペースト、或いはAl₂O₃、MgO、ZnOのいずれか1種からなる焼結制御用フィラーを0.3～5重量%の範囲外になるように配合した導電性ペーストをそれぞれ実施例と同一のペアチップの両端部に塗布して焼付けた以外は実施例と同様にして積層セラミックコンデンサを得た。

【0016】＜測定方法＞上記実施例及び比較例で作製しためっき層付きの積層セラミックコンデンサについて次の(a)～(d)の特性を、また2層のめっき層を施さない以外は上記実施例及び比較例と同一の積層セラミックコンデンサについて次の(a)～(c)の特性を測定した。積層内の試料は試験した試料枚である。

(a) 誘電正接(%) (n=30)

1kHz、1Vrmsで測定した。

(b) サーマルショック後の下地電極内側のクラック発生 (n=100)

350℃の共晶はんだ(Sn63/Pb37)中に金属ピンセットで固んだ試料を予熱せずに1秒間浸漬し、引上げた後、熱湯中で煮沸、溶解して下地電極を除去し、下地電極の内側のペアチップにクラックが入っているかどうかを調べた。

(c) 引張強度 (n=10)

積層セラミックコンデンサの下地電極に0.8mmのはんだ引き銅線を230℃のホットプレート上で共晶クリ

6

ームはんだ(千住金属社製SPT-55-2062-M10)により接着し、この銅線を引張ることにより引張強度を測定した。

(d) 信頼性(耐湿負荷試験) (n=20)

+85℃の温度で85%の相対湿度下、50Vの直流電圧を印加して1000時間に至るまでの劣化の有無を調べた。

【0017】＜測定結果と評価＞上記(a)～(d)の結果を表1に示す。表1より、4種類の比較例の積層セラミックコンデンサは下地電極内側のクラック発生率が高く、また4種類の比較例のうち、焼結制御用フィラーが5重量%を超えるもの(比較例3、比較例4)は、めっき層が有無により誘電正接、接着強度の値が大きく変動し、更に焼結制御用フィラーの添加量が所定の範囲外であるものは350時間以下で劣化した。これに対して、9種類の実施例の積層セラミックコンデンサはめっき層の有無に拘らず誘電正接、接着強度の値の変動は極めて小さかった。また下地電極内側のクラックの発生率は極めて低く、更に焼結制御用フィラーの添加量が所定の範囲内であるものは1000時間経過後も劣化が見られなかった。

【0017】

【表1】

	フィラー組成	フィラー添加量(重量%)	誘電正接(%)		接着強度(kgf)		クラック数(個)		信頼性
			めっき層		めっき層		めっき層		
			無し	有り	無し	有り	無し	有り	
実施例1	Al ₂ O ₃	0.5	1.22	1.18	5.48	5.51	0	1	1000hr劣化無し
実施例2	Al ₂ O ₃	2.0	1.22	1.20	5.60	5.60	0	1	“
実施例3	MgO	1.0	1.24	1.20	5.62	5.53	0	0	“
実施例4	MgO	5.0	1.25	1.28	5.52	5.48	0	0	“
実施例5	CaO	0.5	1.26	1.25	5.45	5.54	0	0	“
実施例6	CaO	5.0	1.25	1.23	5.55	5.49	0	0	“
実施例7	BaO	1.0	1.29	1.27	5.61	5.58	0	1	“
実施例8	ZnO	1.0	1.25	1.25	5.52	5.50	0	0	“
実施例9	Al ₂ O ₃ + MgO	1.0+1.0	1.27	1.25	5.58	5.60	0	0	“
比較例1	無添加		1.21	1.22	5.50	5.56	0	9	“
比較例2	Al ₂ O ₃	0.1	1.23	1.20	5.50	5.53	0	10	330hr劣化
比較例3	MgO	7.0	1.23	2.58	5.62	3.39	0	0	137hr劣化
比較例4	ZnO	8.0	1.24	2.98	5.48	3.08	0	11	110hr劣化

(7)

特開平4-293214

(5)

特開平4-293214

【図面の簡単な説明】

【図1】本発明実施例の積層セラミックコンデンサの断面図。

【符号の説明】

10 積層セラミックコンデンサ

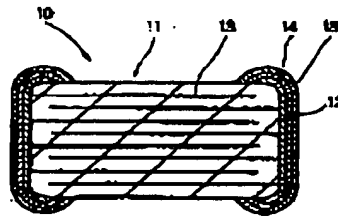
11 ペアチップ

12 下地電極

13 内部電極

14、15 めっき層

【図1】



10 積層セラミックコンデンサ

11 ペアチップ

12 下地電極

13 内部電極

14、15 めっき層